МІНІСТЕРСТВО ОСВІТИ ТА НАУКИ УКРАЇНИ

НАФІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ

«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»

ФАКУЛЬТЕТ ІНФОРМАТИКИ І ОБЧИСЛЮВАЛЬНОЇ ТЕХНІКИ

КАФЕДРА ОБЧИСЛЮВАЛЬНОЇ ТЕХНІКИ

Лабораторна робота №1

«СИНТЕЗ АРИФМЕТИКО-ЛОГІЧНИХ ПРИСТРОЇВ   
З РОЗПОДІЛЕНОЮ ЛОГІКОЮ»

Виконав:

Студент ІІ курсу

Групи ІО-41

Смішний Дмитро, 4126

Перевірила:

Ткаченко В. В.

Київ – 2016

**Теоретичні відомості**

**Множення ІV-им способом:**

Вираз Z = XY = Yx12-1 + Yx22-2 +…+ Yxi2-i +…+ Yxn2-n можна подати у вигляді:

Z = ((…((0+Y2-1x1)+Y2-2x2) +…+ Y2-ixi) +…+ Y2-nxn

У цьому випадку процес множення може бути зведений до n-кратного виконання

циклу

Zi = Zi-1 + Yi-1xi, Yi = Yi-12-1, з початковими значеннями i = 1, Y0 = Y2-1, Z0 = 0.

У розглянутому способі множення здійснюється зі старших розрядів множника, сума

часткових добутків залишається нерухомою, а множене зсувається вправо.

***Операційна схема***:

2n-1 RG1 0 n-1 RG2**←** 0

**+**

2n-1 RG3**→** 0

Рис. 1 – Операційна схема пристрою множення ІV способом

***Змістовний мікроалгоритм:***

Початок

RG1:=0;

RG2:=X; RG3:=Y;

0

RG2[n-1]

1

RG1:=RG1+RG3

RG3:=0.r(RG3)

RG2:=l(RG2).0

RG2=0 0

1

Кінець

Рис. 2 – Мікроалгоритм множення ІV способом

***Значення операндів:***

***Таблиця станів регістрів***:

Табл. 1 – Таблиця станів регістрів для множення ІV способом

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  | | | | | | |
| № такту | *RG*1 | *RG*2 | *RG*2*(n)* | *RG*3 | МО |
| ПС | 01110000 | 101 | 1 | 01110000 | Початковий стан |
| 1 | 01110000 |  |  | 00111000 |  |
|  |  | 010 | 0 |  | *RG*3 ->, *RG*2 <- |
| 2 | 01110000 | 100 | 1 | 00011100 | *RG*3->, *RG*2<- |
| 3 | 01110000  +00011100  00100011 |  | 0 | 00001110 | *RG*1+ *RG*2 |
|  |  | 000 |  |  | *RG*3->, *RG*2<-, |

***Функціональна схема:***

X2

W

СLR

1

2n RG1 0 X1

|  |  |  |  |
| --- | --- | --- | --- |
|  | ... |  |  |
| n-1 **←**RG2 0 | | | |
|  | | | |

2n+1

SM W SL

2n 0 2n-1 0 **X**

W

SR

|  |  |
| --- | --- |
|  | 2n |
| 2n-1 RG3→ **0** | |
|  | |

**Y**

Рис. 3 Функціональна схема з відображенням управляючих сигналів



***Закодований мікроалгоритм:***

Рис. 4 – Закодований мікроалгоритм для множення ІV способом

***Висновок***

Дана лабораторна робота допомогла краще зрозуміти принципи множення в арифметико-логічних пристроях (зокрема, 4-ий спосіб множення). Було одержано навички в проектування цих же арифметико-логічних пристроїв з розподіленою логікою і автоматів управління з жорсткою логікою.